

情報工学科 3 年 電子回路 期末試験 問 題

2017 年 2 月 1 日実施

- 問題は 6 ページあります.
- 有効数字の桁数は, 計算に用いた値の桁数に応じて決定すること.
- 分数, 平方根, π はそのままにせず, 計算すること.
- 特に指定がない限り, 計算の途中過程も示すこと.
- 単位が明らかな場合は, 単位も記すこと.
- 解答は解答用紙に行うこと.

1

図 1 の回路で LED を点灯させたい. 設計の条件を表 1 のとおりとするとき, 以下の各間に答えよ.

[16 点]

- (1) コレクターエミッタ間の回路に成り立つ式を,
図 1 に示した記号を用いて示せ.

[6 点]

- (2) ベース電流 I_B の値を求めよ.

[5 点]

- (3) ベースエミッタ間の回路に成り立つ式を,
図 1 に示した記号を用いて示せ.

[5 点]

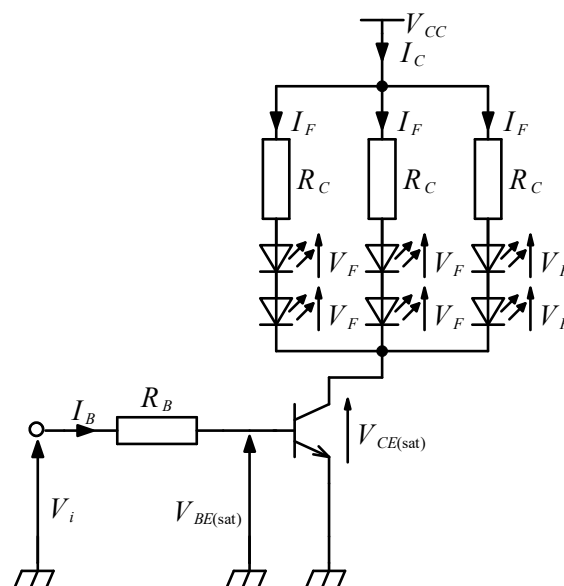


図 1 トランジスタを用いた LED 点灯回路

表 1 設計の条件と記号の意味

記号	意 味	値
h_{FE}	エミッタ接地直流電流増幅率	1.60×10^2
I_F	点灯時における LED1 個当たりの順電流	12.0 mA
k	トランジスタを ON にするときの $\frac{I_B}{I_C/h_{FE}}$	1.80

2

図 2 の回路で LED を点灯させたい。FET の $V_{DS} - I_D$ 特性を図 3、設計の条件を表 2 のとおりとすると、以下の各問に答えよ。

[各 4 点×2=8 点]

- (1) FET が ON になっているときのドレイン電流 I_D の値を求めよ。計算の過程は書かなくてよい。
- (2) FET が ON になっているときのドレイン・ソース間電圧 V_{DS} の値を 0.05 V 単位で求めよ。

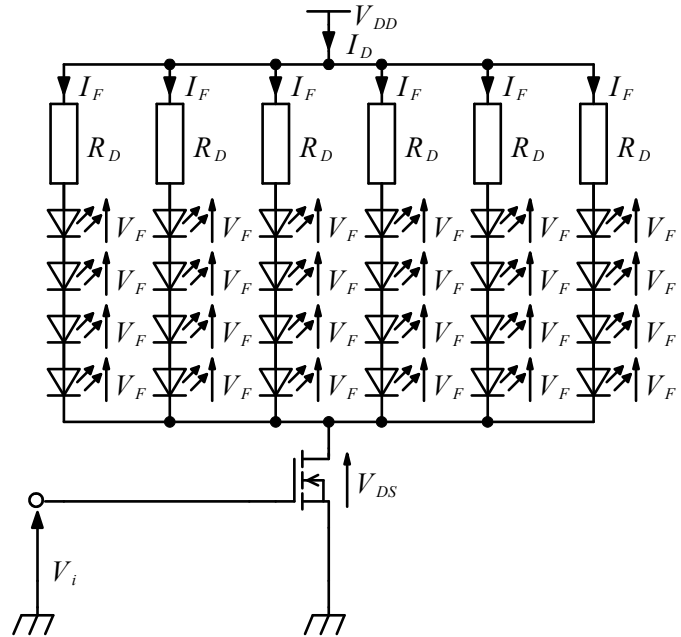
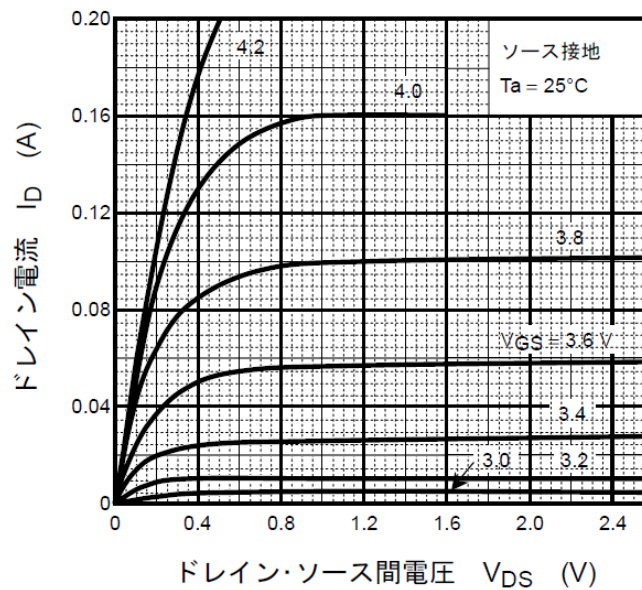


図 2 FET を用いた LED 点灯回路

表 2 設計の条件と記号の意味

記号	意 味	値
V_i	FET を ON にするときの入力電圧	4.00 V
I_F	LED 点灯時の順電流	15.0 mA

図 3 FET の $V_{DS} - I_D$ 特性

3

図 4 の回路で LED を点灯させたい。設計の条件を表 3 のとおりとするとき、以下の各問に答えよ。

[11 点]

- (1) ドレイン－ソース間の回路に成り立つ式を、図 4 に示した記号を用いて示せ。 [6 点]
- (2) ドレイン抵抗 R_D の値を求めよ。 [5 点]

表 3 設計の条件と記号の意味

記号	意 味	値
V_{DD}	バイアス（電源）電圧	5.00 V
V_{DS}	FET が ON になっているときのドレイン－ソース間電圧	0.10 V
V_F	LED 点灯時の順電圧	1.26 V
I_F	LED 点灯時の順電流	30.0 mA

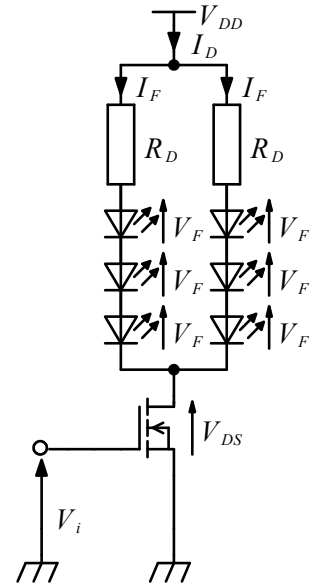


図 4 FET を用いた LED 点灯回路

4

図 5 の回路において、 $R = 16.0 \text{ k}\Omega$ 、 $C = 0.0680 \text{ }\mu\text{F}$ のとき、入力電圧 $v_i(t)$ として図 6(a) および図 7(a) に示す電圧を加えたところ、出力電圧 $v_o(t)$ はそれぞれ図 6(b) および図 7(b) のようになった。以下の各条件で静電容量 C の値を表 4 のように変化させたとき、それぞれ $0 < t < T_c$ における出力電圧 $v_o(t)$ の概形を示せ。

[各 4 点×4=16 点]

- (1) 入力電圧 $v_i(t)$ として図 6(a) に示す電圧を加えたとき。ただし、 $t = 0$ において、コンデンサ C は完全に放電されているものとする。
- (2) 入力電圧 $v_i(t)$ として図 7(a) に示す電圧を加えたとき。ただし、 $t = 0$ において、コンデンサ C は両端の電圧が E になるまで充電されているものとする。

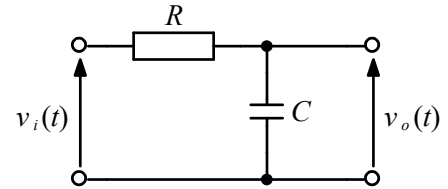


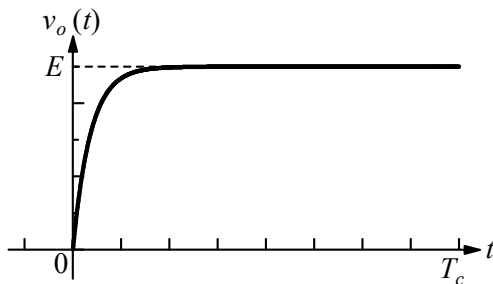
図 5

表 4 静電容量 C の値

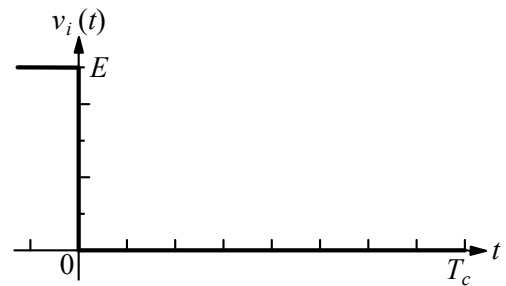
(a)	$1.00 \text{ }\mu\text{F}$
(b)	$0.220 \text{ }\mu\text{F}$



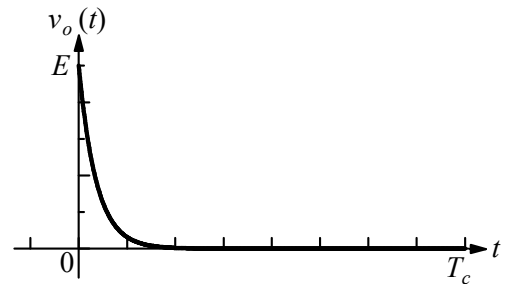
(a) 入力電圧波形



(b) 出力電圧波形

図 6 $t = 0$ で $v_i(t) = E$ になる場合の電圧波形

(a) 入力電圧波形



(b) 出力電圧波形

図 7 $t = 0$ で $v_i(t) = 0$ になる場合の電圧波形

5

図 8 の回路について以下の各問に答えよ。(1)および(2)については、導出の過程は不要である。また、分数式となる場合は繁分数式にせず、簡単な分数式に変形すること。

[39 点]

- (1) 入力電流 $\dot{I}_i$ を図 8 に示す電圧を用いた文字式で表せ。 [5 点]
- (2) 帰還電流 $\dot{I}_f$ を図 8 に示す電圧を用いた文字式で表せ。 [5 点]
- (3) (1)と(2)で求めた式を利用して、出力電圧 $\dot{V}_o$ と入力電圧 $\dot{V}_i$ の比が次のような関係にあることを導け。 [6 点]

$$\frac{\dot{V}_o}{\dot{V}_i} = -\frac{1}{1+j\omega CR}$$

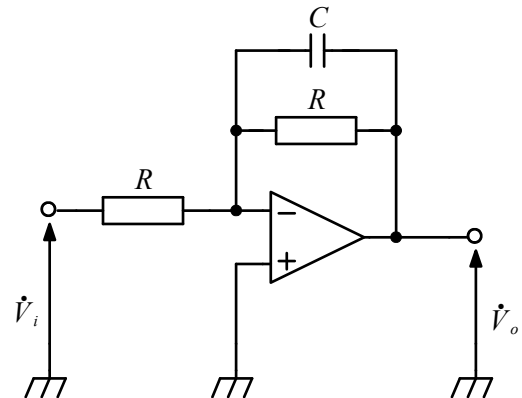
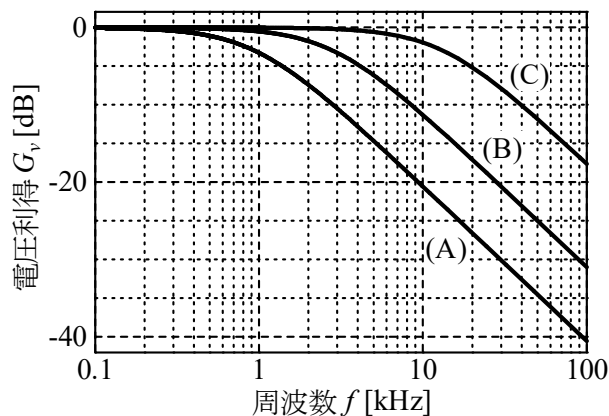
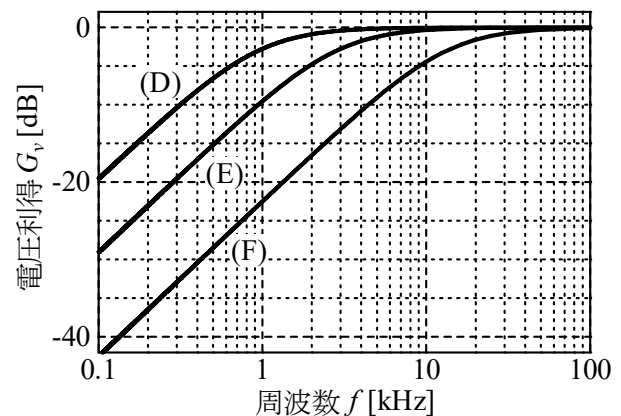


図 8

- (4) 電圧増幅度 A_v を表す式を角周波数 ω の関数として導け。 [6 点]
- (5) ある周波数において、電圧増幅度 $A_v = 0.0704$ であった。このとき、電圧利得 G_v の値を求めよ。 [5 点]
- (6) 遮断周波数は電圧増幅度 A_v がどの値をとるときの周波数と定義されているか。 [4 点]
- (7) $R = 2.40 \text{ k}\Omega$, $C = 0.0470 \text{ }\mu\text{F}$ であるとき、遮断周波数 f_c の値を求めよ。計算の過程は書かなくてよい。 [4 点]
- (8) 遮断周波数が $f_c = 2.82 \text{ kHz}$ であるとき、電圧利得 G_v の周波数特性の概形を示したものとして適切なものを図 9(a)または(b)の中から一つ選び、記号で答えよ。なお、この f_c の値は(7)で求める値とは異なるので注意すること。 [4 点]



(a)



(b)

図 9 電圧利得の周波数特性の選択肢

6

図 10 の回路の入力 A および B に L レベルまたは H レベルの電圧を加えるとき, FET の状態および出力 Y について表 5 のようにまとめた. 空欄を埋め, 表を完成させよ. ただし, FET の状態については“ON”または“OFF”で, 出力 Y については“H”または“L”で答えよ.

[各 0.5 点×20=10 点, 9.5 点以上は整数位未満切り捨て, それ以外は整数位未満四捨五入]

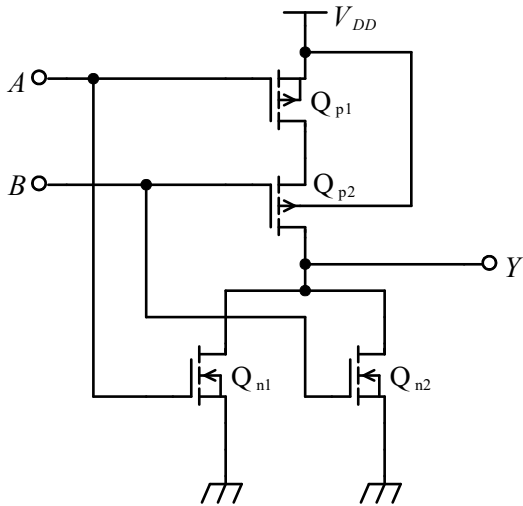


図 10 CMOS 回路

表 5 図 10 の回路における FET の状態と出力

入力		FET の状態				出力 Y
A	B	Q_{p1}	Q_{n1}	Q_{p2}	Q_{n2}	
L	L					
L	H					
H	L					
H	H					

情報工学科 3 年 電子回路 期末試験 略 解

1

- (1) $V_{CC} - R_C I_F - 2V_F - V_{CE(\text{sat})} = 0$
 (2) $I_B = 0.405 \text{ mA}$
 (3) $V_i - R_B I_B - V_{BE(\text{sat})} = 0$

2

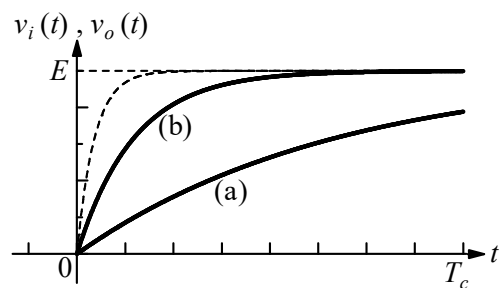
- (1) $I_D = 90.0 \text{ mA}$
 (2) $V_{DS} = 0.20 \text{ V}$

3

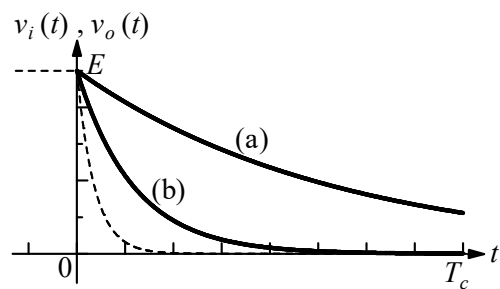
- (1) $V_{DD} - R_D I_F - 3V_F - V_{DS} = 0$
 (2) $R_D = 3.73 \times 10 \Omega$

4

(1)



(2)



5

(1), (2), (3) 略

$$(4) A_v = \frac{1}{\sqrt{1 + \omega^2 C^2 R^2}}$$

$$(5) G_v = -23.0 \text{ dB}$$

(6) 略

$$(7) f_c = 1.41 \times 10^3 \text{ Hz}$$

(8) (B)

6

入 力		FET の状態				出 力
A	B	Q _{p1}	Q _{n1}	Q _{p2}	Q _{n2}	Y
L	L	ON	OFF	ON	OFF	H
L	H	ON	OFF	OFF	ON	L
H	L	OFF	ON	ON	OFF	L
H	H	OFF	ON	OFF	ON	L