

情報工学科 3 年 電子回路 期末試験 問 題

2016 年 2 月 4 日実施

- 問題は 5 ページあります。
- 有効数字の桁数は、計算に用いた値の桁数に応じて決定すること。
- 分数、平方根、 π はそのままにせず、計算すること。
- 特に指定がない限り、計算の途中過程も示すこと。
- 単位が明らかな場合は、単位も記すこと。
- 解答は解答用紙に行うこと。

1

図 1 の回路で LED を点灯させたい。FET の $V_{DS}-I_D$ 特性を図 2、設計の条件を表 1 のとおりとすると、以下の各問に答えよ。

[13 点]

- (1) FET が ON になっているときのドレイン・ソース間電圧 V_{DS} の値を 0.05 V 単位で求めよ。 [3 点]
- (2) ドレイン・ソース間の回路に成り立つ式を、図 1 に示した記号を用いて 示せ。 [5 点]
- (3) ドレイン抵抗 R_D の値を求めよ。 [5 点]

表 1 設計の条件と記号の意味

記号	意 味	値
V_{DD}	バイアス（電源）電圧	5.00 V
V_i	FET を ON にするときの入力電圧	4.20 V
V_F	LED 点灯時の順電圧	1.92 V
I_F	LED 点灯時の順電流	20.0 mA

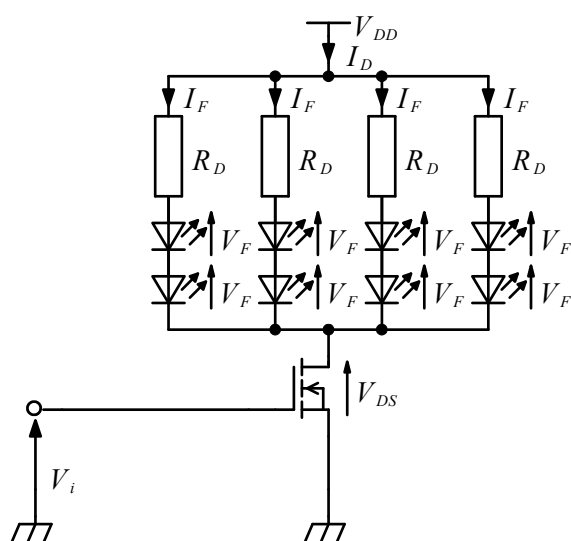
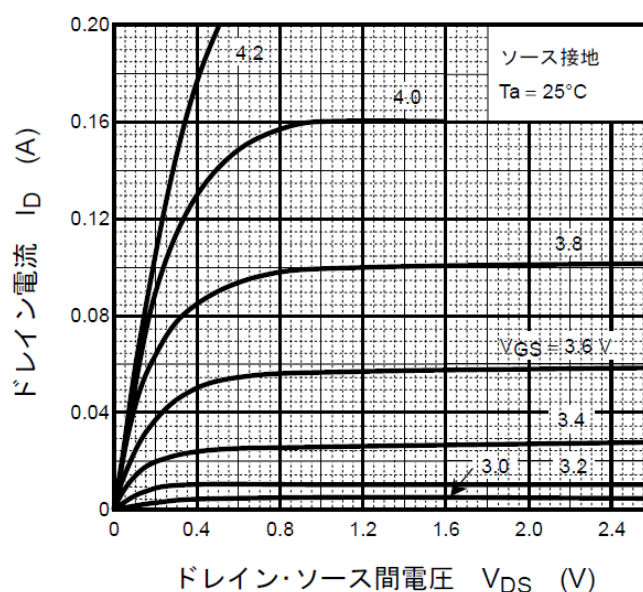


図 1 FET を用いた LED 点灯回路

図 2 FET の $V_{DS}-I_D$ 特性

2

図 3 の回路において、 $R = 5.10\text{k}\Omega$ である。この回路に $t = 0$ で変化する電圧を加えるとき、以下の各問の条件で $0 < t < T_c$ における出力電圧 $v_o(t)$ の概形を示せ。いずれの場合についても、波形にはすべて記号をつけ、区別できるようにすること。

[各 4 点×6=24 点]

- (1) 入力電圧 $v_i(t)$ として図 4 に示す電圧を加え、コンデンサ C の静電容量を表 2 のようにするとき。ただし、これ以外の条件は次のとおりとする。

- $t = 0$ において、コンデンサ C は完全に放電されている。
- $C = 0.330\text{ }\mu\text{F}$ であるとき、 $v_o(T_c) = 0.999E$ となる。

- (2) 入力電圧 $v_i(t)$ として図 5 に示す電圧を加え、コンデンサ C の静電容量を表 2 のようにするとき。ただし、これ以外の条件は次のとおりとする。

- $t = 0$ において、コンデンサ C は両端の電圧が E になるまで充電されている。
- $C = 0.330\text{ }\mu\text{F}$ であるとき、 $v_o(T_c) = 0.001E$ となる。

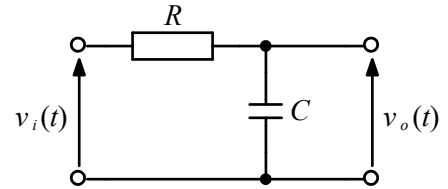


図 3

表 2 静電容量 C の値

(a)	$0.330\text{ }\mu\text{F}$
(b)	$0.100\text{ }\mu\text{F}$
(c)	$2.20\text{ }\mu\text{F}$

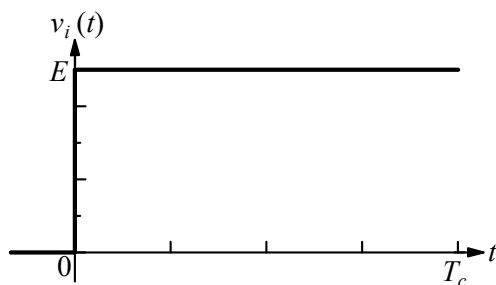


図 4

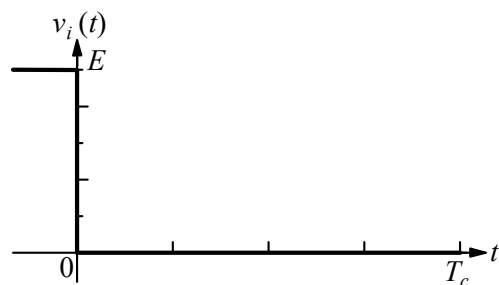


図 5

3

図 6 の回路について、以下の各問に答えよ。(1)および(2)については、導出の過程は不要である。また、分数式となる場合は繁分数式にせず、簡単な分数式に変形すること。

[24 点]

- (1) 入力電流 $\dot{I}_i$ を図 6 に示す電圧を用いた文字式で表せ。 [4 点]
- (2) 帰還電流 $\dot{I}_f$ を図 6 に示す電圧を用いた文字式で表せ。 [4 点]
- (3) (1)と(2)で求めた式を利用して、出力電圧 $\dot{V}_o$ と入力電圧 $\dot{V}_i$ の比が次のような関係にあることを導け。 [6 点]

$$\frac{\dot{V}_o}{\dot{V}_i} = -\frac{j\omega CR}{1+j\omega CR}$$

- (4) 電圧増幅度 A_v を表す式を角周波数 ω の関数として導け。 [6 点]
- (5) 遮断周波数が $f_c = 7.23 \text{ kHz}$ であるとき、電圧利得 G_v の周波数特性の概形を示せ。 [4 点]

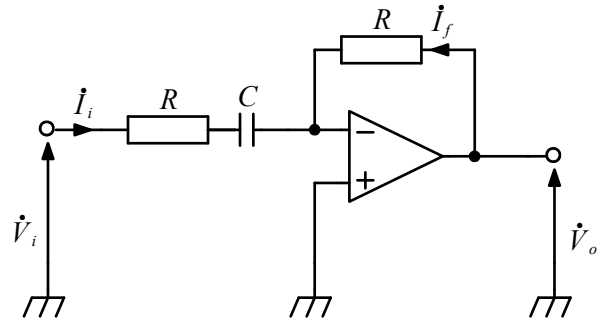


図 6

4

図 7 の回路において、 $R = 2.00 \text{ k}\Omega$ 、 $C = 0.033 \text{ }\mu\text{F}$ であるとき、以下の各問に答えよ。

[19 点]

- (1) 遮断周波数は電圧増幅度 A_v がどの値をとるときの周波数と定義されているか。 [4 点]
- (2) 遮断周波数 f_c の値を求めよ。計算の過程は書かなくてもよい。 [5 点]
- (3) この回路の電圧増幅度は次の式で求められる。 [4 点]

$$A_v = \frac{1}{\sqrt{1 + \omega^2 C^2 R^2}}$$

周波数が $f = 20.0 \text{ kHz}$ であるとき、電圧利得 G_v の値を求めよ。 [6 点]

- (4) 電圧利得 G_v の周波数特性の概形を示せ。 [4 点]

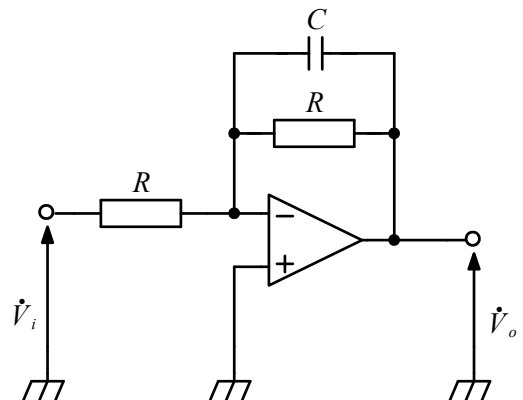


図 7

5

表 3 は、SN74LVC00A のデータシートより、推奨動作条件および電気的特性を抜粋したものである。これを用いて以下の各値を求めよ。ただし、 $V_{CC}=2.50\text{ V}$ 、 $I_{OH}=-50\text{ }\mu\text{A}$ 、 $I_{OL}=50\text{ }\mu\text{A}$ とし、表 3 に示された値は有効数字 3 桁の精度で表されているものとする。

[各 5 点×2=10 点]

- (1) H レベル時のノイズマージン
(2) L レベル時のノイズマージン

表 3 SN74LVC00A の推奨動作条件および電気的特性

Recommended Operating Conditions					
			MIN	MAX	UNIT
V _{CC} Supply voltage			2	5.5	V
V _{IH}	High-level input voltage	V _{CC} =2V	1.5		V
		V _{CC} =2.3V to 2.7V	V _{CC} ×0.7		
		V _{CC} =3V to 3.6V	V _{CC} ×0.7		
		V _{CC} =4.5V to 5.5V	V _{CC} ×0.7		
V _{IL}	Low-level input voltage	V _{CC} =2V		0.5	V
		V _{CC} =2.3V to 2.7V		V _{CC} ×0.3	
		V _{CC} =3V to 3.6V		V _{CC} ×0.3	
		V _{CC} =4.5V to 5.5V		V _{CC} ×0.3	
I _{OH}	High-level output current	V _{CC} =2V		-50	μA
		V _{CC} =2.3V to 2.7V		-2	mA
		V _{CC} =3V to 3.6V		-6	
		V _{CC} =4.5V to 5.5V		-12	
I _{OL}	Low-level output current	V _{CC} =2V		50	μA
		V _{CC} =2.3V to 2.7V		2	mA
		V _{CC} =3V to 3.6V		6	
		V _{CC} =4.5V to 5.5V		12	

Electrical Characteristics over recommended operating free-air temperature range					
PARAMETER	TEST CONDITIONS	V _{CC}	MIN	MAX	UNIT
V _{OH}	I _{OH} =-50μA	2 to 5.5V	V _{CC} -0.1		V
	I _{OH} =-2mA	2.3V	2		
	I _{OH} =-6mA	3V	2.48		
	I _{OH} =-12mA	4.5V	3.8		
V _{OL}	I _{OL} =50μA	2 to 5.5V		0.1	V
	I _{OL} =2mA	2.3V		0.4	
	I _{OL} =6mA	3V		0.44	
	I _{OL} =12mA	4.5V		0.55	
I _I	V _I =5.5V or GND	0 to 5.5V		±1	μA
I _{CC}	V _I =V _{CC} or GND, I _O =0	5.5V		20	μA

6

図 8 の回路の入力 A および B に L レベルまたは H レベルの電圧を加えるとき, FET の状態および出力 Y について表 4 のようにまとめた. 空欄を埋め, 表を完成させよ. ただし, FET の状態については“ON”または“OFF”で, 出力 Y については“H”または“L”で答えよ.

[各 0.5 点×20=10 点, 9.5 点以上は整数位未満切り捨て, それ以外は整数位未満四捨五入]

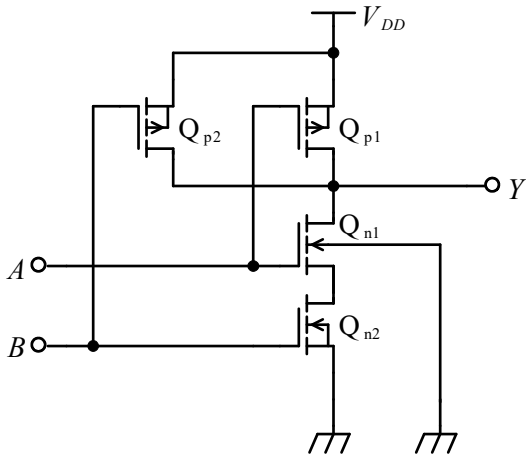


図 8

表 4 図 8 の回路における FET の状態と出力

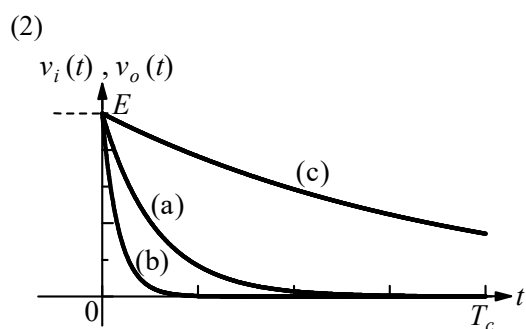
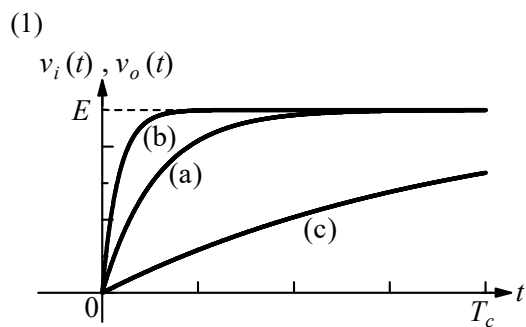
入力		FET の状態				出力 Y
A	B	Q_{p1}	Q_{n1}	Q_{p2}	Q_{n2}	
L	L					
L	H					
H	L					
H	H					

情報工学科 3 年 電子回路 期末試験 略 解

1

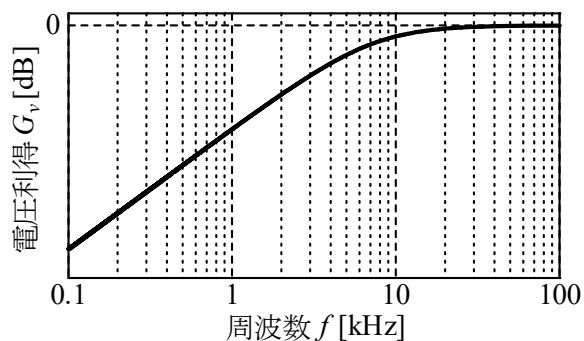
- (1) $V_{DS} = 0.15 \text{ V}$
 (2) $V_{DD} - R_D I_F - 2V_F - V_{DS} = 0$
 (3) $R_D = 5.05 \times 10 \ \Omega$

2



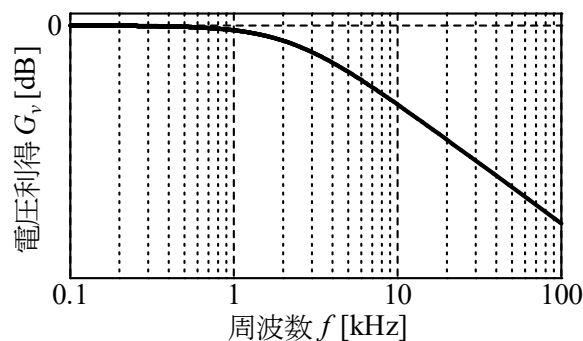
3

- (1), (2), (3), (4) 略
 (5)



4

- (1) 略
 (2) $f_c = 2.41 \times 10^3 \text{ Hz}$
 (3) $G_v = -18.4 \text{ dB}$
 (4)



5

- (1) 0.65V
 (2) 0.650V

6

入 力		FET の状態				出 力
A	B	Q _{p1}	Q _{n1}	Q _{p2}	Q _{n2}	Y
L	L	ON	OFF	ON	OFF	H
L	H	ON	OFF	OFF	ON	H
H	L	OFF	ON	ON	OFF	H
H	H	OFF	ON	OFF	ON	L