

情報工学科 3 年 電子回路 期末試験 問 題

2010 年 2 月 17 日実施

解答上の注意

- 問題は 5 ページあります。
- 解答は解答用紙に行なうこと。
- 値を求める場合で、問題または解答用紙に単位の指定がない場合は、適宜単位をつけること。
- 特に指定がない限り、計算の過程を示すこと。
- 求める値の有効数字の桁数は、計算に用いた値に応じて決定すること。

1

図 2 の特性を持つ LED を図 1 の回路で点灯させたい。設計の条件を表 1 のとおりとするとき、以下の各問に答えよ。ただし、表 1 に挙げた値の有効数字の桁数は 3 桁とする。

[25 点]

- (1) LED1 個当たりの順電圧 V_F の値を 0.01[V] の位まで求めよ。[3 点]
- (2) コレクターエミッタ間の回路に成り立つ式を、**図 1** に示した記号を用いて示せ。[6 点]
- (3) コレクタ抵抗 R_C の値を求めよ。[4 点]
- (4) ベース電流 I_B の値を求めよ。[6 点]
- (5) ベース抵抗 R_B の値を求めよ。[6 点]

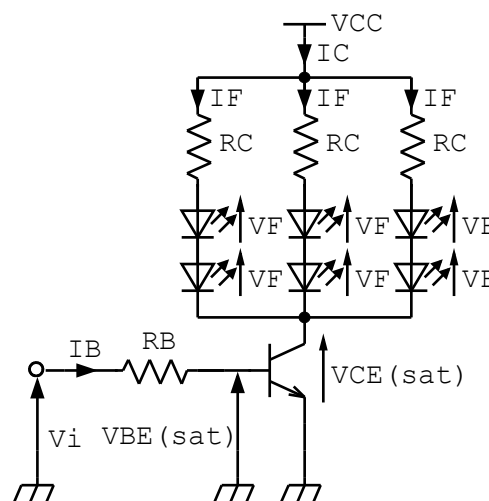


図 1 LED 点灯回路

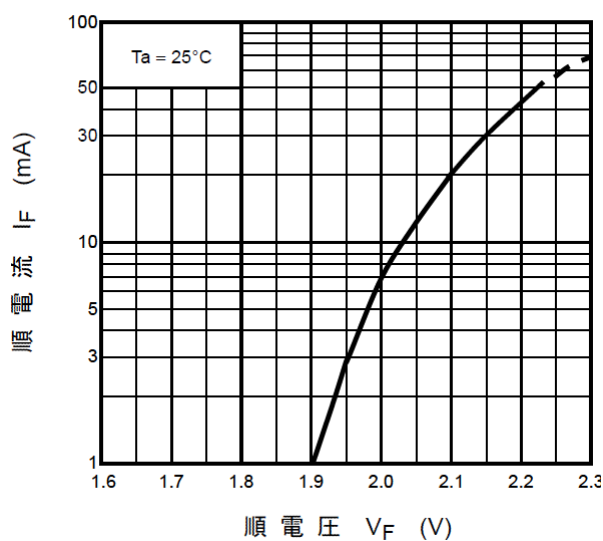
図 2 LED の V_F - I_F 特性

表 1 設計条件と記号の意味

記号	意 味	値
V_{CC}	バイアス（電源）電圧	5.00[V]
V_i	トランジスタを ON にするときの入力電圧	3.60[V]
$V_{BE(sat)}$	ベース-エミッタ間飽和電圧	0.700[V]
$V_{CE(sat)}$	コレクター-エミッタ間飽和電圧	0.150[V]
h_{FE}	エミッタ接地直流電流増幅率	160
I_F	LED 点灯時の順電流	10.0[mA]
k	トランジスタを ON にするときの $\frac{I_B}{I_C/h_{FE}}$	180[%]

2

図 3 の回路に図 4 に示す入力電圧 $v_i(t)$ を加えたとき、出力電圧 $v_o(t)$ の波形を示せ。ただし、 $V^+ = 5.0[\text{V}]$, $V_R = 3.0[\text{V}]$ とし、解答用紙における破線の波形は、 $v_i(t)$ を表すものとする。

[8 点]

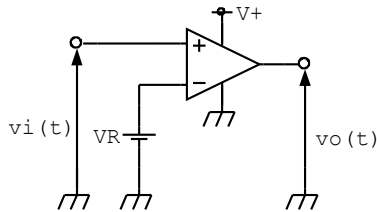


図 3

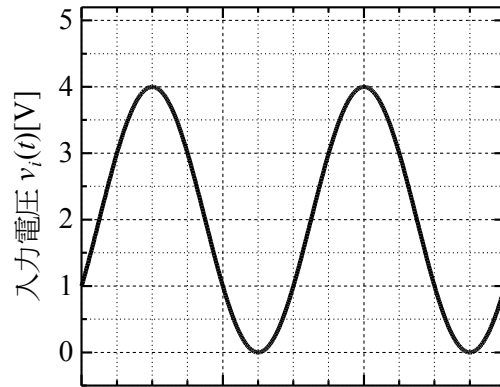


図 4 入力電圧波形

3

図 5 の回路の入力電圧 $v_i(t)$ として図 6 のような電圧を加えるとき、以下の各問に答えよ。

[13 点]

- (1) $R = 2.00[\text{k}\Omega]$, $C = 0.220[\mu\text{F}]$ であるとき、時定数の値を求めよ。計算の過程は不要である。 [4 点]
- (2) C の値を $0.220[\mu\text{F}]$ で一定とし、 R の値を $620[\Omega]$, $2.00[\text{k}\Omega]$, $3.60[\text{k}\Omega]$ としたとき、出力電圧 $v_o(t)$ の波形はどのようなになるか。それぞれの場合について図 7

の中から適切なものを選び、記号で答えよ。

[各 2 点×3=6 点]

- (3) 図 5 の回路の名称は何か。 [3 点]

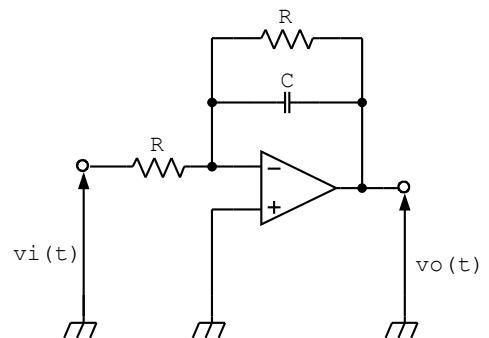


図 5

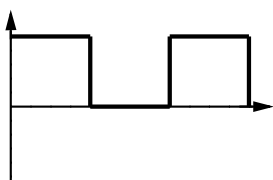
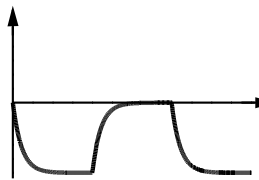
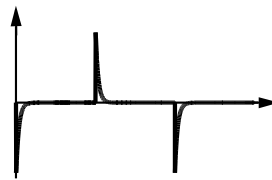


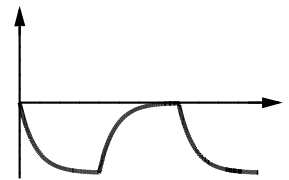
図 6 入力電圧波形



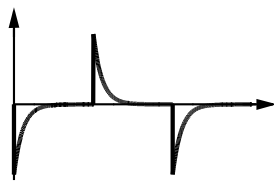
(a)



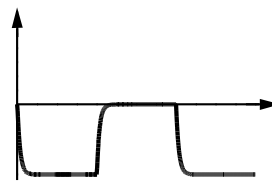
(b)



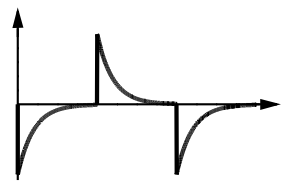
(c)



(d)



(e)



(f)

図 7

4

図 8 の回路について、以下の各問に答えよ。

[24 点]

- (1) 回路の入力電圧 $\dot{V}_i$ と出力電圧 $\dot{V}_o$ との関係式を表 2 のように導いた。空欄に適切な式または数値を入れよ。分数式を用いる場合は、繁分数式にせず、簡単な分数式に変形すること。

[各 2 点×6=12 点]

- (2) 電圧増幅度 A_v を表す式を角周波数 ω の関数として導け。 [6 点]
- (3) $R = 1.20[\text{k}\Omega]$, $C = 0.0470[\mu\text{F}]$, 入力電圧の周波数 $f = 30.0[\text{kHz}]$ のとき、電圧利得 G_v の値を求めよ。

[6 点]

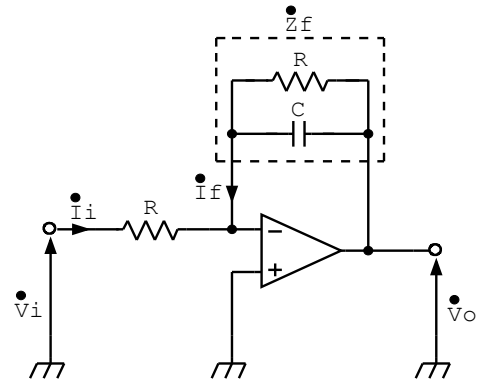


図 8

表 2 図 8 の回路における入出力電圧の関係の導出

2つの入力端子はバーチャルショートであるから、-入力端子電圧は (A) [V] である。これより、帰還回路（破線部）の合成インピーダンスを $\dot{Z}_f$ とすれば、これと出力電圧 $\dot{V}_o$ を用いて、帰還電流 $\dot{I}_f$ は式(4.1)のように表される。

$$\dot{I}_f = \text{(B)} \quad (4.1)$$

ここで、 $\dot{Z}_f$ は、

$$\dot{Z}_f = \text{(C)} \quad (4.2)$$

となるから、これを式(4.1)に代入し、式(4.3)を得る。

$$\dot{I}_f = \text{(D)} \quad (4.3)$$

同様に、入力電流 $\dot{I}_i$ は、入力電圧 $\dot{V}_i$ を用いて、式(4.4)のように表される。

$$\dot{I}_i = \text{(E)} \quad (4.4)$$

-入力端子には電流が流れ込まないことから、 $\dot{I}_i$ と $\dot{I}_f$ の間には式(4.5)が成り立つ。

$$\text{(F)} \quad (4.5)$$

式(4.5)に式(4.3)及び(4.4)を代入し、 $\dot{V}_o$ について解くことにより、式(4.6)を得る。

$$\dot{V}_o = -\frac{\dot{V}_i}{1 + j\omega CR} \quad (4.6)$$

5

表3は、74ALS00のデータシートより、推奨動作条件、電気的特性及びスイッチング特性を抜粋したものである。これを用いて以下の各値を求めよ。

[14点]

- (1) Hレベル時のノイズマージン [3点]
 (2) Lレベル時のノイズマージン [3点]
 (3) Hレベルである出力端子に接続できるゲート数 [3点]
 (4) Lレベルである出力端子に接続できるゲート数 [3点]
 (5) ファンアウト数 [2点]

表3 74ALS00の推奨動作条件、電気的特性及びスイッチング特性

recommended operating conditions					
		MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			V
V_{IL}	Low-level input voltage			0.8	V
I_{OH}	High-level output current			-0.4	mA
I_{OL}	Low-level output current			8	mA
T_A	Operating free-air temperature	0		70	°C

electrical characteristics over recommended operating free-air temperature range					
PARAMETER	TEST CONDITIONS [†]	MIN	TYP [‡]	MAX	UNIT
V_{IK}	$V_{CC}=4.5V, I_I=-18mA$			-1.5	V
V_{OH}	$V_{CC}=4.5V, I_{OH}=-0.4mA$	2.5			V
V_{OL}	$V_{CC}=4.5V, I_{OL}=8mA$		0.35	0.5	V
I_I	$V_{CC}=5.5V, V_I=7V$			0.1	mA
I_{IH}	$V_{CC}=5.5V, V_I=2.7V$			20	μA
I_{IL}	$V_{CC}=5.5V, V_I=0.4V$			-0.1	mA
I_O^S	$V_{CC}=5.5V, V_I=2.25V$	-30		-112	mA
I_{CCH}	$V_{CC}=5.5V, V_I=0V$		0.5	0.85	mA
I_{CCL}	$V_{CC}=5.5V, V_I=4.5V$		1.5	3	mA

[†] All typical values are at $V_{CC}=5V, T_A=25^{\circ}C$.
[‡] The output conditions have been chosen to produce current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics					
PARAMETER	FROM (INPUT)	TO (OUTPUT)	MIN	MAX	UNIT
t_{PLH}	A or B	Y	3	11	ns
t_{PHL}			2	8	ns

6

図 9 は、74ALS00（データシートは表 3）を用いた図 10 の回路の入力 A に変化する信号を加えたとき、各部の電圧の変化を示したものである。いずれの NAND ゲートにおいても出力が変化するために最大の時間がかかるものとして、図 9 に示した 3 か所の時間を求めよ。計算の過程は不要である。また、図 10 では 2 種類の記号が用いられているが、3 つとも 74ALS00 を用いた NAND ゲートである。

[各 2 点×3 =6 点]

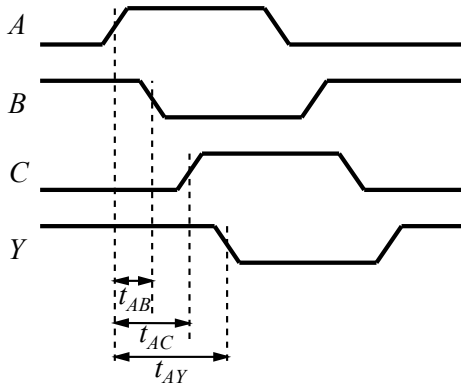


図 9 図 10 各部の電圧波形

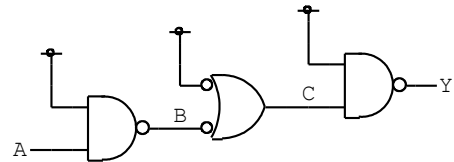


図 10

7

図 11 の回路の入力 A 及び B に L レベルまたは H レベルの電圧を加えるとき、FET の状態及び出力 Y について表 4 のようにまとめた。空欄を埋め、表を完成させよ。ただし、FET の状態については“ON”または“OFF”で、出力 Y については“H”または“L”で答えよ。

[各 0.5 点×20=10 点、整数位未満四捨五入]

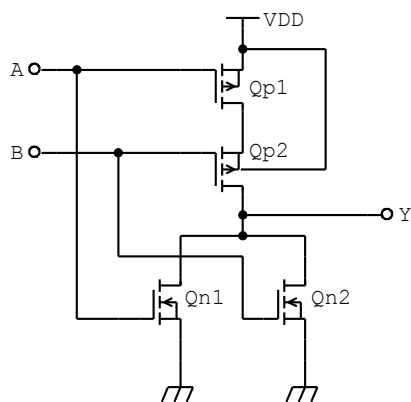


図 11

表 4 図 11 の回路における FET の状態と出力

入力		FET の状態				出力 Y
A	B	Q_{p1}	Q_{n1}	Q_{p2}	Q_{n2}	
L	L					
L	H					
H	L					
H	H					

情報工学科 3 年 電子回路 期末試験 略 解

1

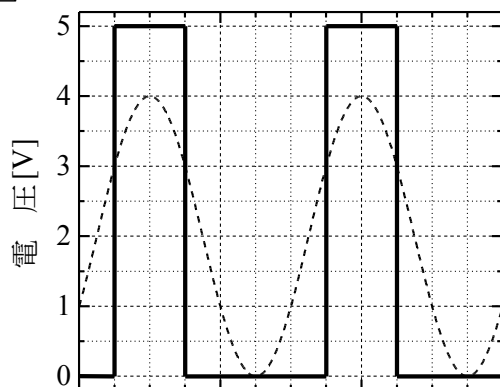
- (1) $V_F = 2.03[\text{V}]$
- (2) $V_{CC} - R_C I_F - 2V_F - V_{CE(\text{sat})} = 0$
- (3) $R_C = 79[\Omega]$
- (4) $I_B = 0.338[\text{mA}]$
- (5) $R_B = 8.58[\text{k}\Omega]$

6

- (1) $t_{AB} = 8[\text{ns}]$
- (2) $t_{AC} = 19[\text{ns}]$
- (3) $t_{AY} = 27[\text{ns}]$

7

2



入 力		FET の状態				出 力
A	B	Q_{p1}	Q_{n1}	Q_{p2}	Q_{n2}	Y
L	L	ON	OFF	ON	OFF	H
L	H	ON	OFF	OFF	ON	L
H	L	OFF	ON	ON	OFF	L
H	H	OFF	ON	OFF	ON	L

3

- (1) $0.440[\text{ms}]$
- (2)
 - $620[\Omega]$: (e)
 - $2.00[\text{k}\Omega]$: (c)
 - $3.60[\text{k}\Omega]$: (a)
- (3) 略

4

- (1) 略
- (2) $A_v = \frac{1}{\sqrt{1 + \omega^2 C^2 R^2}}$
- (3) $G_v = -20.6[\text{dB}]$

5

- (1) $0.5[\text{V}]$
- (2) $0.3[\text{V}]$
- (3) 20
- (4) 80
- (5) 20