

# 情報工学科 3 年 電子回路 後期末試験 問 題

2008 年 2 月 21 日実施

- 問題は 5 ページあります。
- 解答は解答用紙に行なうこと。

1

図 1 の特性を持つ LED を図 2 の回路を用いて点灯させたい。設計の条件を表 1 の通りとするとき、以下の各問に答えよ。ただし、表 1 に挙げた値の有効数字の桁数は 3 桁とし、(3) から (5) の各問で求める値の有効数字の桁数は、計算の過程に従って決定すること。

[25 点]

- (1) LED1 個当たりの順電圧  $V_F$  を 0.01[V] の位まで求めよ。 [3 点]
- (2) コレクターエミッタ間の回路に成り立つ式を、**図 2 に示した記号を用いて**示せ。 [6 点]
- (3) コレクタ抵抗  $R_C$  を求めよ。計算の過程も示すこと。 [4 点]
- (4) ベース電流  $I_B$  を求めよ。計算の過程も示すこと。 [6 点]
- (5) ベース抵抗  $R_B$  を求めよ。計算の過程も示すこと。 [6 点]

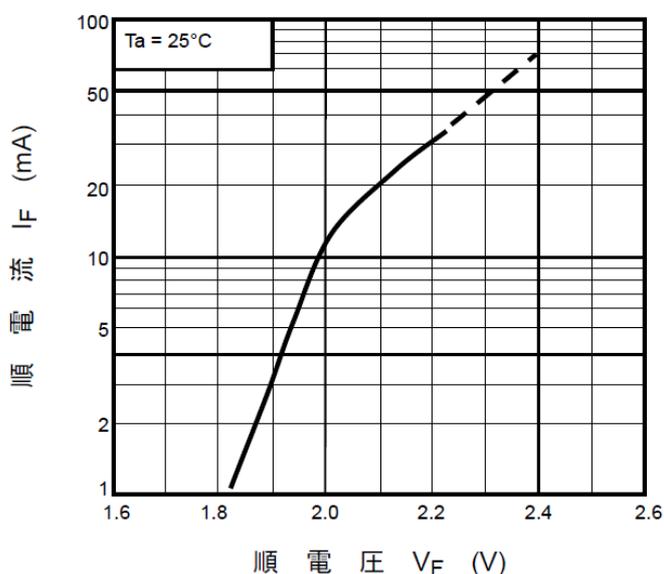
図 1 LED の  $V_F$ - $I_F$  特性

表 1 設計条件と記号の意味

記号	意 味	値
$V_{CC}$	バイアス (電源) 電圧	7.20[V]
$V_i$	トランジスタを ON にするときの入力電圧	5.00[V]
$V_{BE(sat)}$	ベース-エミッタ間飽和電圧	0.600[V]
$V_{CE(sat)}$	コレクターエミッタ間飽和電圧	0.120[V]
$h_{FE}$	エミッタ接地直流電流増幅率	140
$I_F$	LED 点灯時の順電流	9.00[mA]
$k$	トランジスタを ON にするときの $\frac{I_B}{I_C/h_{FE}}$	180[%]

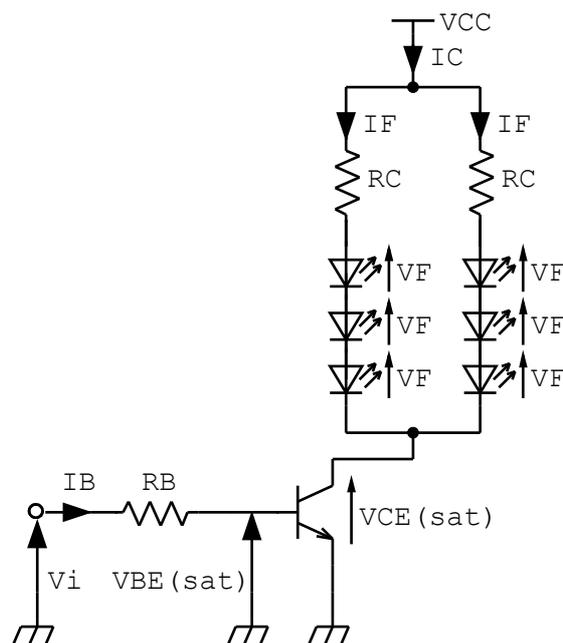


図 2 LED 点灯回路

2

図3の回路について、以下の各問に答えよ。

[17点]

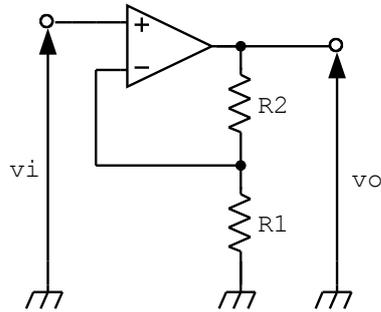


図 3

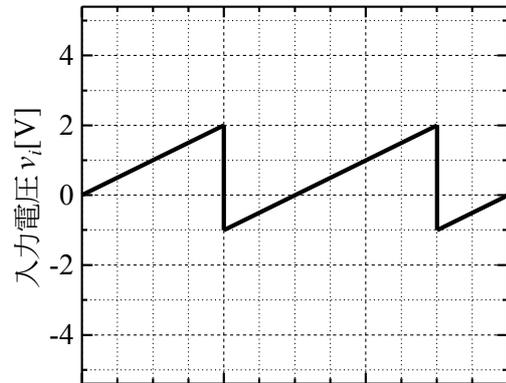


図 4 入力電圧波形

- (1) 入力電圧  $v_i$  と出力電圧  $v_o$  の関係式を示せ。 [6点]
- (2) 入力電圧  $v_i$  として図4のような波形の電圧を加えるとき、出力電圧  $v_o$  の波形を示せ。ただし、 $R_1 = R_2 = 1.8[\text{k}\Omega]$  とする。 [8点]
- (3) 図3の回路の名称は何か。 [3点]

3

図5の回路について、以下の各問に答えよ。

[27点]

(1) 回路の入力電圧  $\dot{V}_i$  と出力電圧  $\dot{V}_o$  との関係式

を表2のように導いた。空欄に適切な式または数値を入れよ。分数式を用いる場合は、繁分数式にせず、簡単な分数式に変形すること。

[各3点×4=12点]

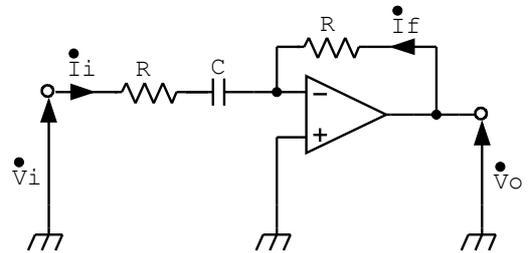


図5

(2) 電圧増幅度  $A_v$  を表す式を角周波数  $\omega$  の関数として導け。

[6点]

(3)  $R = 2.20[\text{k}\Omega]$ ,  $C = 0.0100[\mu\text{F}]$ , 入力電圧の周波数  $f = 3.40[\text{kHz}]$  のとき、電圧利得  $G_v$  を有効数字3桁で求めよ。

[6点]

(4) 電圧利得の周波数特性は、どのようになるか、図6の(A)から(C)の中から適切なものを選び、記号で答えよ。

[3点]

表2 図5の回路における入出力電圧の関係の導出

2本の入力端子はバーチャルショートであるから、 $-$ 入力端子電圧は  [V] である。これより、入力電流  $\dot{I}_i$  は、入力電圧  $\dot{V}_i$  を用いて、式(1)のように表される。

$$\dot{I}_i = \text{input field} \quad (1)$$

また、帰還電流  $\dot{I}_f$  は、出力電圧  $\dot{V}_o$  を用いて、式(2)のように表される。

$$\dot{I}_f = \text{input field} \quad (2)$$

$-$ 入力端子には電流が流れ込まないことから、キルヒホッフの電流則により、 $\dot{I}_i$  と  $\dot{I}_f$  の間には、式(3)が成り立つ。

$$\text{input field} \quad (3)$$

式(3)に式(1)及び(2)を代入し、 $\dot{V}_o$  について解くことにより、式(4)を得る。

$$\dot{V}_o = -\frac{j\omega CR}{1+j\omega CR} \dot{V}_i \quad (4)$$

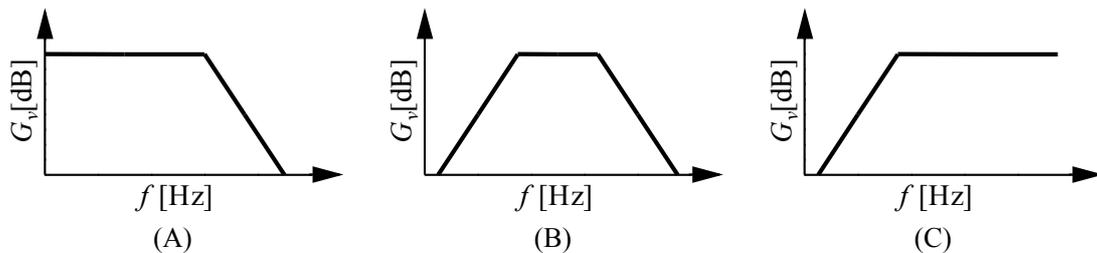


図6 周波数特性の概形

4

表3は、74F00のデータシートより、推奨動作条件、電気的特性及びスイッチング特性を抜粋したものである。これを用いて以下の各値を求めよ。計算を要するものについては、計算の過程も示すこと。

[各3点×5=15点]

- (1) Hレベル時のノイズマージン
- (2) Lレベル時のノイズマージン
- (3) Hレベルである出力端子に接続できるゲート数（ヒント：小数点以下は切り捨てよ）
- (4) Lレベルである出力端子に接続できるゲート数（ヒント：小数点以下は切り捨てよ）
- (5) ファンアウト数

表3 74F00の推奨動作条件、電気的特性及びスイッチング特性

recommended operating conditions				
	MIN	NOM	MAX	UNIT
V <sub>CC</sub> Supply voltage	4.5	5	5.5	V
V <sub>IH</sub> High-level input voltage	2			V
V <sub>IL</sub> Low-level input voltage			0.8	V
I <sub>OH</sub> High-level output current			-1	mA
I <sub>OL</sub> Low-level output current			20	mA
T <sub>A</sub> Operating free-air temperature	0		70	°C

electrical characteristics over recommended operating free-air temperature range					
PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V <sub>IK</sub>	V <sub>CC</sub> =4.5V, I <sub>I</sub> =-18mA			-1.2	V
V <sub>OH</sub>	V <sub>CC</sub> =4.5V, I <sub>OH</sub> =-1mA	2.5	3.4		V
V <sub>OL</sub>	V <sub>CC</sub> =4.5V, I <sub>OL</sub> =20mA		0.3	0.5	V
I <sub>I</sub>	V <sub>CC</sub> =5.5V, V <sub>I</sub> =7V			0.1	mA
I <sub>IH</sub>	V <sub>CC</sub> =5.5V, V <sub>I</sub> =2.7V			20	μA
I <sub>IL</sub>	V <sub>CC</sub> =5.5V, V <sub>I</sub> =0.5V			-0.6	mA
I <sub>OS</sub>	V <sub>CC</sub> =5.5V, V <sub>O</sub> =0	-60		-150	mA
I <sub>CCH</sub>	V <sub>CC</sub> =5.5V, V <sub>I</sub> =0		1.9	2.8	mA
I <sub>CCL</sub>	V <sub>CC</sub> =5.5V, V <sub>I</sub> =4.5V		6.8	10.2	mA

†All typical values are at V<sub>CC</sub>=5V, T<sub>A</sub>=25°C.

switching characteristics							
PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t <sub>PLH</sub>	A or B	Y	V <sub>CC</sub> =5V, C <sub>L</sub> =50pF	1.6	3.3	5	ns
t <sub>PHL</sub>			R <sub>L</sub> =500Ω, T <sub>A</sub> =25°C	1	2.8	4.3	ns

5

74F00 (データシートは表3) を用いた図7の回路において, 入力AにLレベルからHレベルに変化する電圧を加えた. 入力Aが変化してから出力Yが変化するまでに要する時間の標準的な値を求めよ.

(図7では2種類の記号が用いられているが, 3つとも74F00を用いたNANDゲートである.)

[6点]

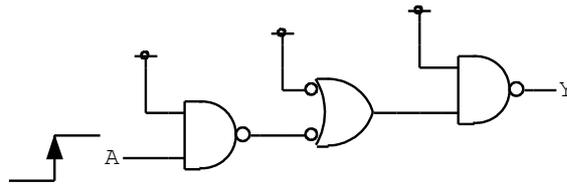


図7

6

図8の回路の各入力にLレベルまたはHレベルの電圧を加えるとき, すべての組み合わせにおいて, FETの状態及び出力を表4のようにまとめた. 空欄を埋め, 表を完成させよ. ただし, FETの状態については“ON”または“OFF”で, 出力については“H”または“L”で答えよ.

[各0.5点×20=10点, 整数位未満四捨五入]

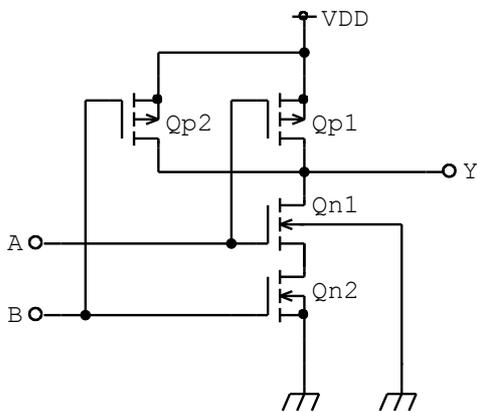


図8

表4 図8の回路におけるFETの状態と出力

入力		FETの状態				出力
A	B	Q <sub>p1</sub>	Q <sub>n1</sub>	Q <sub>p2</sub>	Q <sub>n2</sub>	Y
L	L					
L	H					
H	L					
H	H					

情報工学科 3 年 電子回路 期末試験 略 解

1

- (1)  $V_F = 1.98[V]$
- (2)  $V_{CC} - R_C I_F - 3V_F - V_{CE(sat)} = 0$
- (3)  $R_C = 127[\Omega]$
- (4)  $I_B = 0.231[mA]$
- (5)  $R_B = 19.0[k\Omega]$

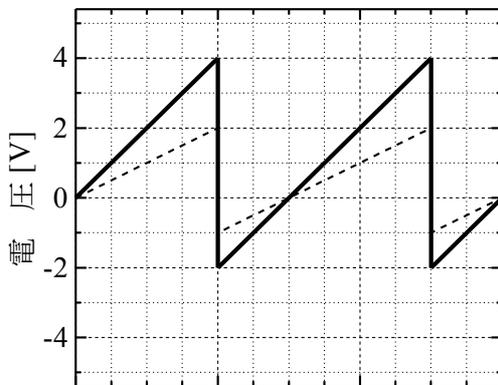
4

- (1) 0.5[V]
- (2) 0.3[V]
- (3) 50
- (4) 33
- (5) 33

2

(1)  $v_o = \left(1 + \frac{R_2}{R_1}\right) v_i$

(2)



(3) 略

5

8.9[ns]

6

入 力		FET の状態				出 力
A	B	Q <sub>p1</sub>	Q <sub>n1</sub>	Q <sub>p2</sub>	Q <sub>n2</sub>	Y
L	L	ON	OFF	ON	OFF	H
L	H	ON	OFF	OFF	ON	H
H	L	OFF	ON	ON	OFF	H
H	H	OFF	ON	OFF	ON	L

3

(1) 略

(2)  $A_v = \frac{\omega CR}{\sqrt{1 + \omega^2 C^2 R^2}}$

(3)  $G_v = -7.43[dB]$

(4) (C)